

绝缘栅双极晶体管（IGBT）的设计要点

赵善麒、张景超、刘利峰、王晓宝

江苏宏微科技有限公司

作为新型电力半导体器件的主要代表，IGBT 被广泛用于工业、信息、新能源、医学、交通、军事和航空领域。随着半导体材料和加工工艺的不断进步，IGBT 的电流密度、耐压和频率不断得到提升。目前，市场上的 IGBT 器件的耐压高达 6500V，单管芯电流高达 200A，频率达到 300kHz。在高频大功率领域，目前还没有任何一个其它器件可以代替它。本文着重分析讨论 IGBT 器件的设计要点。

一、IGBT 的基本结构和工作原理

从图 1 可以看出，IGBT 是一个复合器件，由一个 MOSFET 和一个 PNP 三极管组成，也可以把它看成是一个 VDMOS 和一个 PN 二极管组成。图 2 是 IGBT 的等效电路。

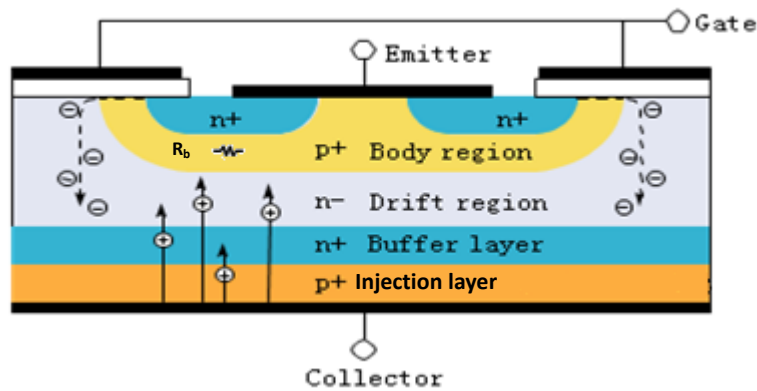


图 1 IGBT 原胞的基本结构

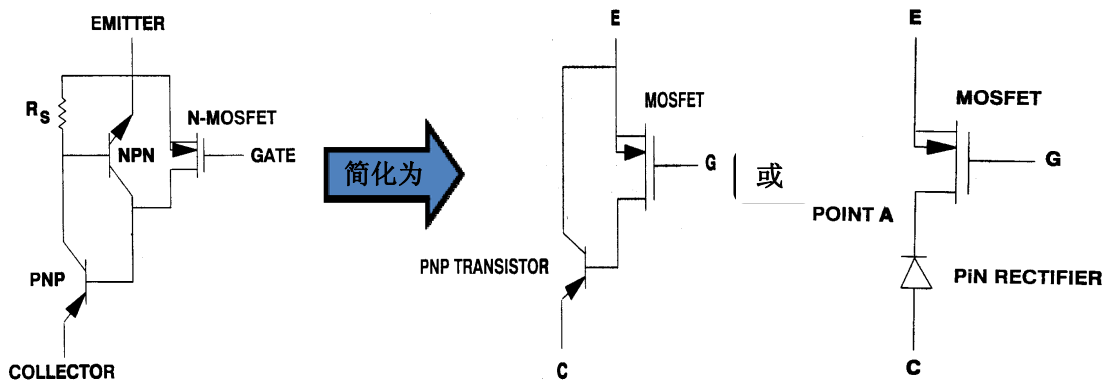


图 2 IGBT 器件的等效电路图

1. IGBT 的 静态特性

常规 IGBT 只有正向阻断能力，由 PNP 晶体管的集电结承担，而其反向的电压承受能力只有几十伏，因为 PNP 晶体管的发射结处没有任何终端和表面造型。

IGBT 在通态情况下，除了有一个二极管的门槛电压（0.7V 左右）以外，其输出特性与 VDMOS 的完全一样。图 3 一并给出了 IGBT 器件的正、反向直流特性曲线。

IGBT 的主要静态参数：

- 阻断电压 () 器件在正向阻断状态下的耐压；
- 通态压降 器件在导通状态下的电压降；
- 阈值电压 器件从阻断状态到导通状态所需施加的栅极电压 。

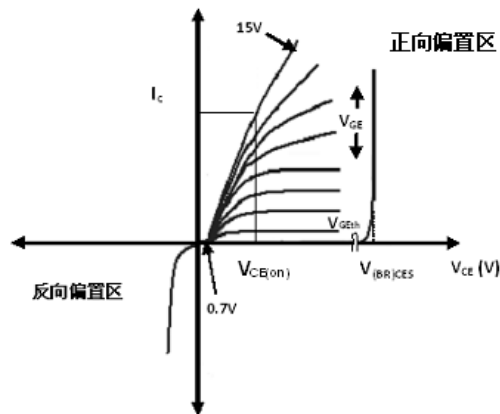


图 3 IGBT 器件的正、反向直流特性

2. IGBT 的开关特性

IGBT 的开关机理与 VDMOS 完全一样，由 MOS 栅来控制其开通和关断。所不同的是 IGBT 比 VDMOS 在漏极多了一个 PN 结，在导通过程中有少子空穴的参与，这就是所谓的电导调制效应。这一效应使得 IGBT 在相同的耐压下的通态压降比 VDMOS 的低。由于在漂移区内空穴的存在，在 IGBT 关断时，这些空穴必须从漂移区内消失。与 VDMOS 的多子器件相比，IGBT 双极器件的关断需要更长的时间。

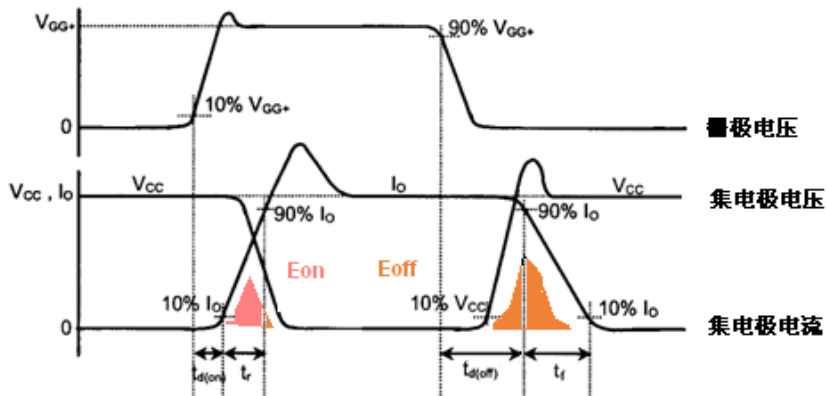


图 4 IGBT 器件的开关特性

IGBT 的主要开关参数:

- 开通时间 器件从阻断状态到开通状态所需要的时间;
- 关断时间 器件从开通状态到阻断状态所需要的时间;
- 开通能量 器件在开通时的能量损耗;
- 关断能量 器件在关断时的能量损耗。

二、IGBT 设计中的关键参数

对于一个功率半导体器件而言，关键是器件的长期工作可靠性，而影响可靠性关键的因素就是器件的功率损耗。这一点对大功率高频器件尤为重要。当然，功耗越小，则器件的可靠性就越高。IGBT 的功率损耗主要体现在其反向阻断状态、导通状态及开关状态。而影响上述三个状态损耗的主要参数如下。

1. 反向阻断电压

IGBT 处于阻断状态时，希望在承受额定阻断电压时，器件的漏电流越小越好。这样，器件在阻断状态下的功率损耗越小。

影响耐压的几个因素:

- 漂移区的电阻率的增加，耐压增加;
- 漂移区的厚度的增加，耐压增加;
- 栅极宽度的增加，耐压减少;
- 终端结构。

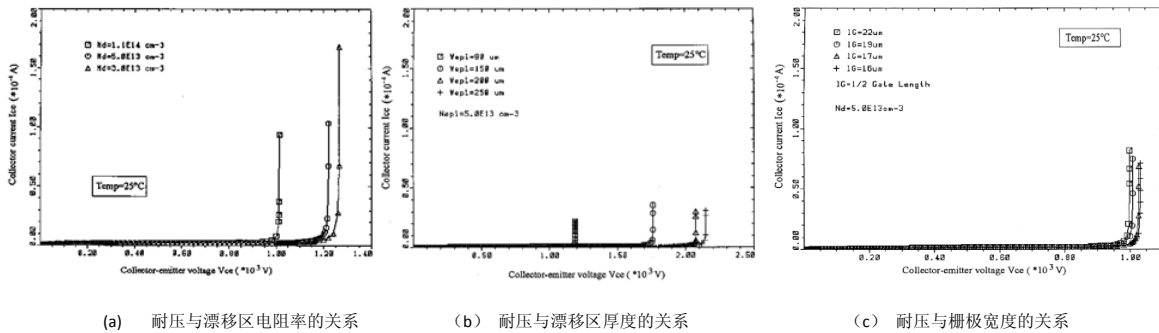


图 5 影响 IGBT 器件耐压的主要因素

2. 通态压降

IGBT 的通态压降 由下面的电阻构成:

对高压 IGBT 而言，主要影响 的电阻是 和 ，即 区域的电阻和 漂移区内的电阻。因此，如何尽量降低 和 是大功率 设计中应重点考虑的。下面将要提到的沟槽栅结构和场阻断结构就是为了减少 和 。

要获得最低的正向压降，最佳的漂移区的设计为：

厚度： \approx μ
 浓度： \approx

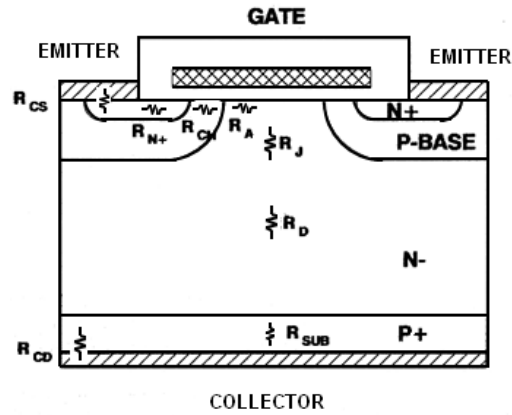


图 6 IGBT 器件导通电阻的分布

通态压降的大小决定着器件耗散功率的大小：

$$P_D = \frac{T_{J(max)} - T_C}{R_{\theta JC}} = V_{CE(on)} \cdot I_C$$

其中 $R_{\theta JC}$ 为结壳热阻

3. 开关损耗

IGBT 的开关损耗主要由其开关能量及开关频率决定，即：

$$P_{sw} = E_{sw} \times f_{sw}$$

开关能量

$$E_{sw} = E_{on} + E_{off}$$

$$E_{on}, E_{off} = \int V_{CE}(t) \times I_C(t) dt$$

IGBT 的 E_{on} 和 E_{off} 主要取决于栅电阻 R_G ，栅源间电容 C_{GE} 和栅漏间电容 C_{GC} ，及 IGBT 中 PNP 三极管的增益 α_{PNP} 。降低 R_G 、 C_{GE} 和 C_{GC} 可以同时降低 E_{on} 和 E_{off} ，但是，要注意，发射效率 γ_{PNP} 对开通能量和关断能量的影响是相反的，即 α_{PNP} 大，开通时间短，但关断时间长。因此，在设计上要给予折中的考虑。在高频应用线路中，往往希望 IGBT 的关断时间要短，这样，在一般 IGBT 的设计中往往尽可能地减少 α_{PNP} 。这也是为什么在 PT-IGBT 中要采用 n 型缓冲层和在 NPT-IGBT 中要尽可能降低 P 发射区浓度和厚度的原因。另外，降低 α_{PNP} ，也有利于抑制 IGBT 的 latch-up 效应。

4. 电容

在 IGBT 器件的设计中要注意以下三个电容：

输入电容： $C_{iss} = C_{GE} + C_{GC}$

输出电容： $C_{oss} = C_{CE} + C_{GC}$

反向传输电容（米勒电容）： $C_{rss} = C_{GC}$

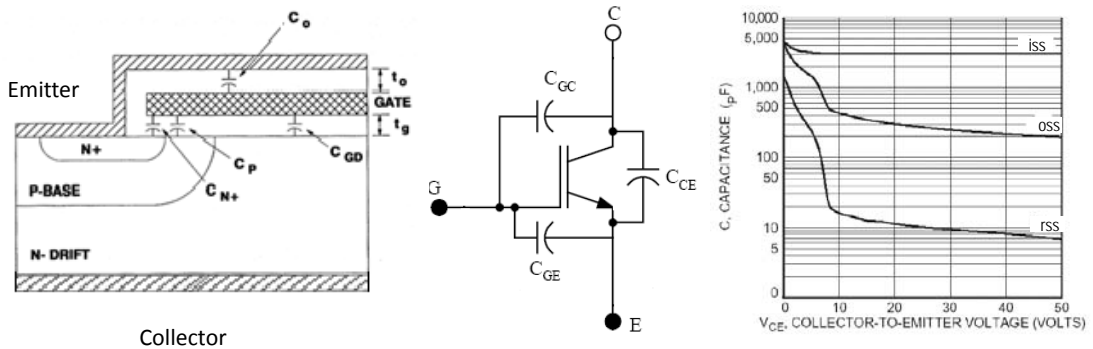


图 7 IGBT 器件的电容

C_{GE} 栅极-发射极电容, $C_{GE}=C_{N^+}+C_p+C_o$

C_{N^+} 取决于栅极覆盖 N^+ 发射区的面积, $C_{N^+} = (\epsilon_{ox}A_{N^+}) / t_{ox}$ 。

栅氧的厚度 t_{ox} 越大, N^+ 区的结深越浅, 导致 C_{N^+} 越小;

C_p 取决于栅极覆盖 P 基区的面积, 沟道长度越短, 则 C_p 越小 ;

C_o 取决于发射极覆盖栅极的面积, $C_o = (\epsilon_{ox}A_o) / t_o$, 隔离绝缘氧化层的厚度 t_o 越大, 则 C_o 越小。

C_{GC} 栅极-集电极电容, 又称米勒电容, $C_{GC} = (\epsilon_{ox}A_N) / t_{ox}$ 。

栅氧的厚度 t_{ox} 越大, 栅极覆盖 N 的面积越小, 则 C_{GC} 就越小。

在设计中, 要尽量使米勒电容越小越好。米勒电容越小, 器件的开通和关断过程就越短。另外, 在半桥线路中, 如果米勒电容越大, 则越容易引起直通现象。

C_{CE} 发射极-集电极电容, 取决于 N^- 漂移区和 P 井的面积。面积越小, C_{CE} 越小。

C_{iss} 、 C_{oss} 和 C_{rss} 影响器件的开通和关断时间以及开通和关断延迟时间, 进而影响器件的开关损耗。

的频率特性

影响 的频率特性的主要因素:

- 通态损耗和开关损耗越低, 则器件的工作频率就越高;
- 散热特性越好, 热阻越小, 则频率就越高;
- 工作电流越大, 则频率越低;
- 器件耐压越高, 则频率越低;
- 栅极电阻越小, 则频率越高;
- 器件输入电容越小, 则频率越高;
- 环境温度越高, 则频率越低。

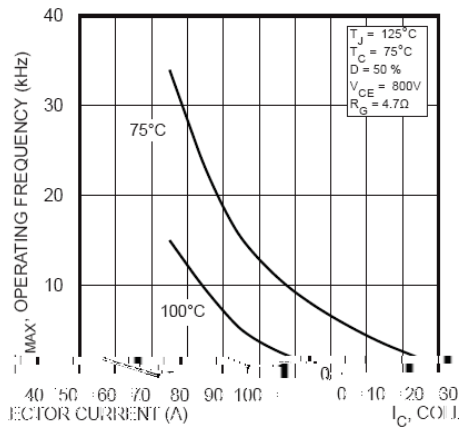


图 的工作频率和电流的关系

$$F_{\max} = \min(f_{\max1}, f_{\max2})$$

$$f_{\max1} = \frac{1}{T_s} = \frac{0.05}{t_{d(on)} + t_{d(off)} + t_r + t_f}$$

$$f_{\max2} = \frac{1}{t_{diss}} = \frac{\frac{T_j - T_c}{R_{\theta JC}} - P_{cond}}{E_{on} + E_{off}}$$

三、IGBT 的结构设计

1. 有源区结构

常用的 IGBT 的有源区的原胞几何结构主要分为：条形、方形和正六边形。对通态压降而言，正六边形最小（ r_{on} 最小），条形最大（ r_{on} 最大）；对抗闭锁能力而言，条形最强（ V_{ce0} 最小），正六边形最弱（ V_{ce0} 最大）而且，条形原胞可以获得较好的耐压和通态压降之间的协调关系。

有源区的设计主要要考虑两个值：栅源长度和（ $L_G + L_E$ ）和栅源长度比（ L_G/L_E ），如图所示。

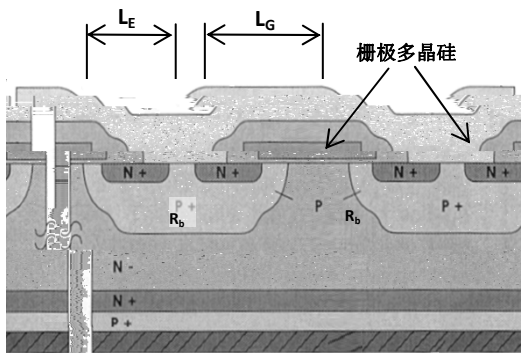


图 的原胞结构

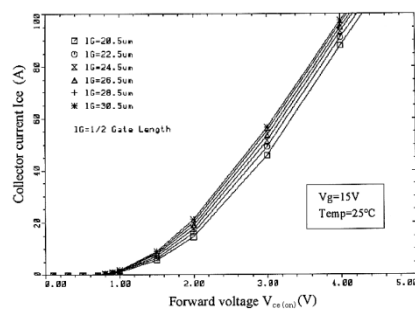


图 原胞栅宽对通态压降的影响

- 原胞的栅长度 L_G 与栅源长度和（ $L_G + L_E$ ）的比例越小，米勒电容 C_{rss} 就越小；
- 原胞的栅源长度比（ L_G/L_E ）越大，通态压降越小，耐压越低，短路电流越大。

图 10 可见，多晶栅的长度越宽，JFET 区域的压降越小，通态压降就越小。

2. 栅极结构

栅极主要有两种：平面栅和沟槽栅，如图 11 所示。

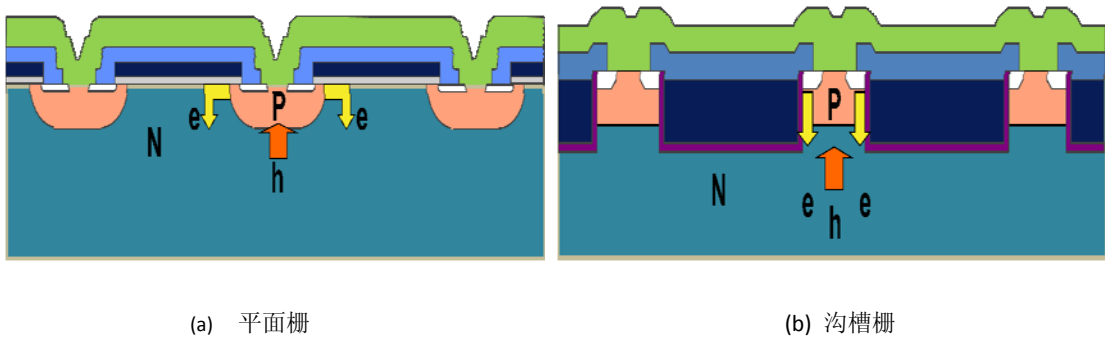


图 11 的栅结构

沟槽栅的优点：

- 通态压降减少，与平面栅相比约小 30%左右；
- 电流密度大。

沟槽栅的缺点：

- 沟槽工艺复杂；
- 短路能力低；
- 栅电容大，与平面栅相比约大 3 倍左右。

3. 终端设计

常见的功率半导体器件的终端有以下四种：场限环结构，场板结构，JTE（结终端扩展）结构和 VLD（横向变掺杂）结构。对高压 IGBT 器件，用的最多的，工艺上容易实现的终端结构是场限环结构。有的设计将上述方法结合起来使用。

终端设计中应注意的几个问题：

- PN 结的曲率半径要尽可能大；曲率半径越大，承受电压的能力就越强；
- 实际环的宽度，取决于该环承受的电压降及 PN 结 P 型区的浓度；
- 实际环的间距，间距太小，则最后一个环承受的电压降较高，反之，第一个环承受的电压降较高；
- 环的表面电荷，影响 PN 结表面的形状，进而影响该结承受电压降的能力。

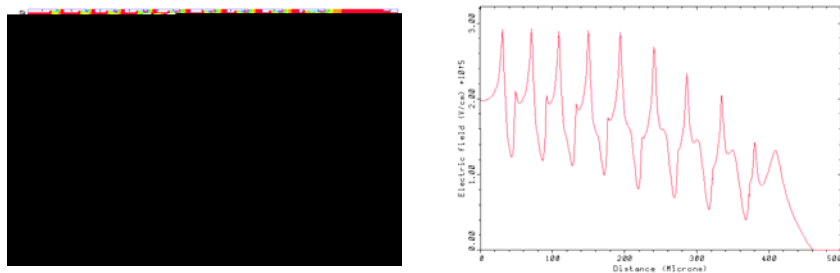


图 12 高压的场限环电场分布

4. 纵向结构

漂移区内电场分布

主要分为两种：穿通型和非穿通型。PT-IGBT 和 FS-IGBT 属于穿通型，NPT-IGBT 属于非穿通型。

穿通型电场分布的结构可以较好的实现耐压与通态压降之间的协调，而非穿通型电场分布的结构，通态压降往往较大，但其短路能力较强。

IGBT 主要三种纵向结构：PT 穿通型 (Punch-Through)、NPT 型 (Non-Punch-Through) 和 FS 场阻断结构。

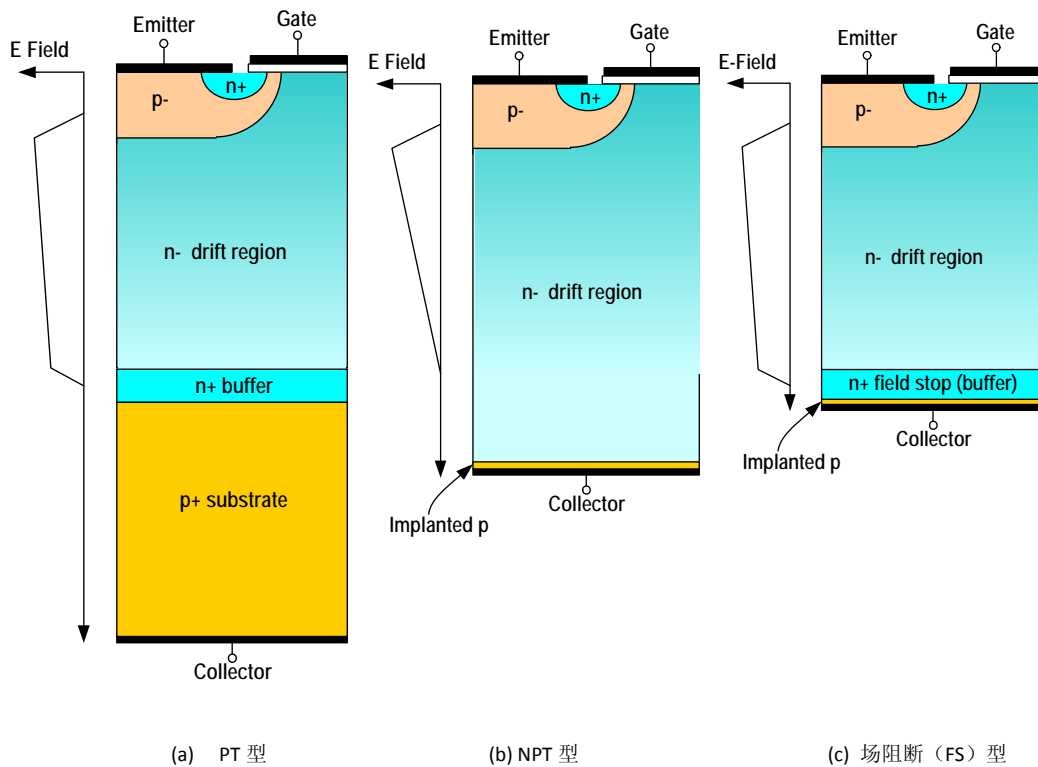


图 的纵向结构

PT 穿通型结构的特点：

- p+ 衬底，n 外延漂移区；
- 电场穿透漂移区，到达 n+缓冲层；
- 负温度系数；
- 需要少子寿命控制技术；
- 材料成本高；
- 不需减薄工艺。

NPT 非穿通型结构特点：

- 无外延层；
- 薄 p 发射区；
- 电场未穿透漂移区；
- 正温度系数；

- 热阻低；
- 不需要少子寿命控制技术；
- 材料成本低；
- 需要减薄工艺，但减薄后厚度较厚。

FS 场阻断结构特点：

- 无外延层；
- 薄 p 发射区；
- 电场穿透漂移区，到达 n+场阻断层；
- 正温度系数；
- 拖尾电流小；
- 通态压降低；
- 不需要少子寿命控制技术；
- 需要减薄工艺，减薄后厚度较薄。

四、影响 IGBT 可靠性的关键因素

IGBT 是一个 MOS 控制的双极器件。电场控制型器件的触发电路简单，器件的开关损耗低；双极器件由于少子的电导调制效应，在高电压时，可以获得较低的通态压降。因此，IGBT 适用于大电流、高压和高频的应用。然而，也正是因为 IGBT 的上述特点，设计时需要考虑一下几个问题。

1. Latch-up 效应

如图 2 中所示，由于 IGBT 有一个寄生的 PNP 晶闸管存在，因此，必须抑制该晶闸管中的 NPN 晶体管的开通，如果设计不当，在 IGBT 导通过程中，寄生的晶闸管被激发，IGBT 的栅极将失去控制作用，发生 Latch-up 现象。

影响 Latch-up 的主要因素：

- 电流密度：电流密度越大，越容易发生 Latch-up 现象，如图 13 所示；
- 器件结构：采用 N⁺缓冲层和 UIS 高硼注入，如图 14(a) 所示；
- 温度：温度越高越容易发生 Latch-up 现象，如图 14(b) 所示。

有效抑制这种做法就是设计和工艺上要使得 R_b 的值越小越好。控制 PNP 晶体管的增益 α_{PNP} 和 NPN 晶体管的增益 α_{NPN} 的和 $(\alpha_{PNP} + \alpha_{NPN})$ 小于 1。设计上要使得 P 基区中的 N+发射区下面的横向宽度越窄越好，工艺上要保证 N+发射区下面的横向部分的电阻越小越好，即增加 N+发射区下面的 P 区的浓度。另一方面，要尽量减少 PNP 晶体管的发射效率 γ_{PNP} ，进而减少少子空穴的注入量。

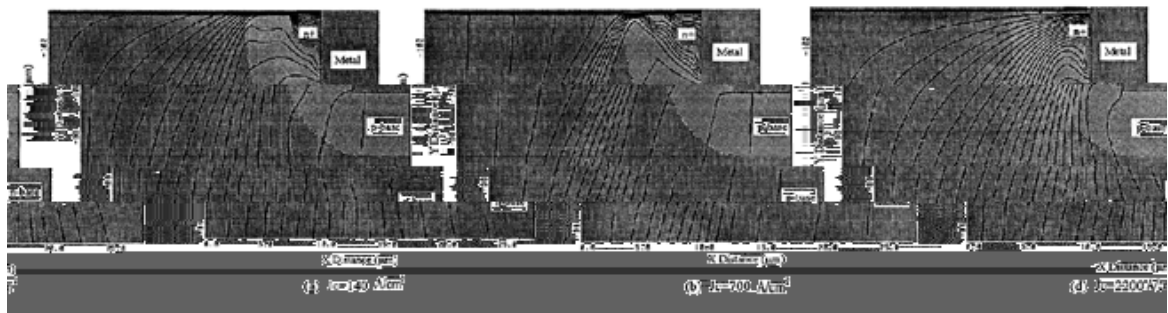


图 电流密度对 的影响

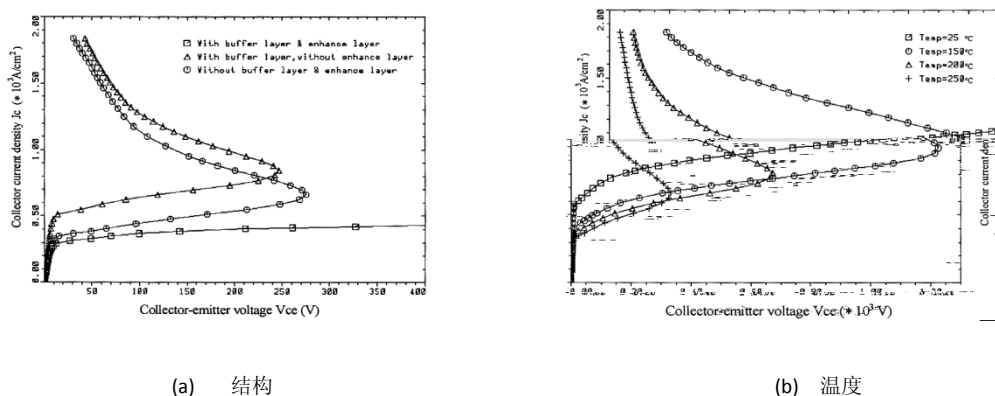


图 的主要影响因素

2. 雪崩耐量

雪崩耐量的大小取决于器件雪崩面积的大小和雪崩电流的分布均匀性，雪崩面积越大，雪崩耐量越高。因此，在设计上，如有源区面积大于终端面积，应保证器件的击穿发生在有源区内(如图 16(a)所示)，而不是在终端部分(如图 16(b)所示)。反之，如有源区面积小于终端面积，则应保证器件的击穿发生在终端部分。

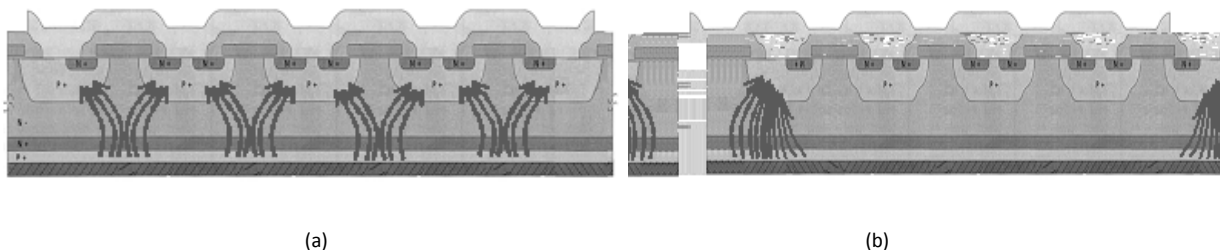


图 的雪崩击穿示意图

3. 短路能力

短路能力的大小很大程度上取决于器件的 PNP 晶体管的增益 α_{PNP} 。在设计上要保证器件 PNP 晶体管的基区宽度，即 N 型漂移区，尽可能宽，或者是 PNP 晶体管发射极的发射效率 γ_{PNP} 尽可能低，另外，增加原胞的栅源长度比，也有益于提高器件的短路能力。

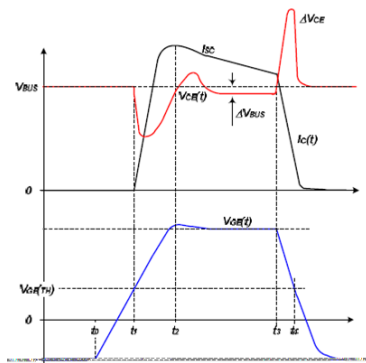


图 短路时的电压和电流

短路失效的主要机理：

1) 芯片散热限制

在短路情况下，器件承受额定（或接近于额定）电压和几倍的额定电流，此时 IGBT 芯片需要耗散的热量很大，在一定的周期内，如果 IGBT 的结温超出其临界值，器件将发生热逸走现象，最终将芯片烧毁。

2) 过电压

如果 V_{ce} 远远超出了额定值，器件将被雪崩击穿，此时，所有短路电流将集中到这个狭窄的击穿点上，电流密度巨大，导致器件烧毁。

3) Latch-up 效应

在短路电流流过时，N+发射极下的 R_b 两端的电压降可能会超过 0.6V，引发了 IGBT 中寄生的晶闸管的开通，IGBT 被 Latch-up 了。

4. 温度系数

大电流的应用时，往往需要多个 IGBT 并联，考虑到并联过程中的均流问题，希望 IGBT 具有正温度系数。这样，电流增加，导致温升增加，而正向压降随着温度的增加而增加，因此，抑制了电流的进一步增加。起到了均流的效果。要实现正温度系数，设计上就要尽可能地加大电子电流的成分，减少空穴电流的比例。最有效的办法就是减少 PNP 晶体管的发射效率 γ_{PNP} 。

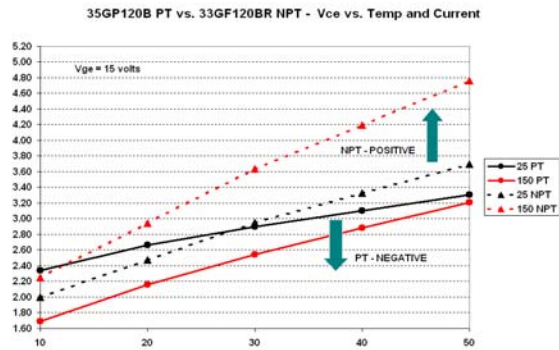


图 的温度系数

五、IGBT 设计中需要协调的几个参数

1. 通态压降和耐压的关系；

如图 19 所示，通态压降的大小与耐压的高低成正比，如何进一步降低高压 IGBT 器件的通态压降一直是 IGBT 设计的一个重要考量。目前常用的方法：

- 沟槽栅结构；
- 漂移区电场穿通型的设计，即在集电极侧采用 N+ 缓冲层结构；
- 发射极端载流子浓度增强。

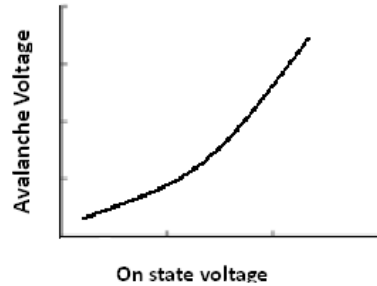


图 通态压降和耐压的关系

2. 通态压降和关断速度的关系：

与 VDMOS 相比，由于 IGBT 存在着少数载流子的电导调制效应，因此，可以在同样的耐压下，获得较低的通态压降。然而，由于空穴的存在，延长了器件的关断时间。目前常用的提高关断速度的方法：

- 在集电极侧采用 N+ 缓冲层结构；
- 集电极低空穴注入。

图 20 给出了不同结构和技术的通态压降和关断时间的关系，曲线越接近于原点，说明技术越先进。

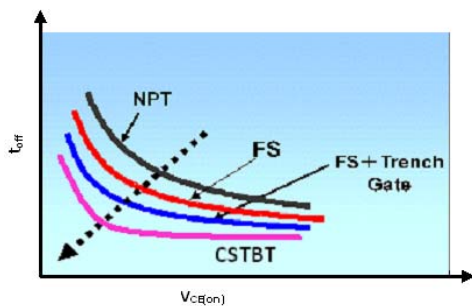


图 通态压降和关断时间的关系

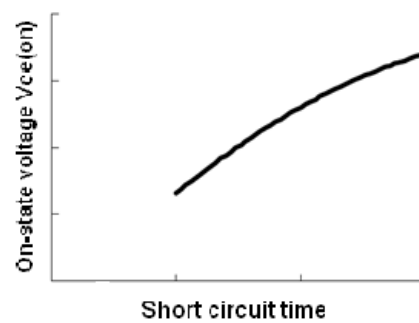


图 通态压降和短路时间的关系

3. 通态压降和短路电流能力的关系。

如图 21 所示，IGBT 的通态压降越小，能够承受短路电流的时间就越短，即器件的短路能力越差。常用的提高短路能力的方法：

- 增加原胞的栅源长度比 (L_G/L_E)；
- 在集电极侧采用 N+ 缓冲层结构。

六、结论

在高频大功率 IGBT 的设计中，必须要在减少器件静态和开关功率损耗的基础上，综合考虑其静态、动态及可靠性的各个参数及各个参数之间的协调关系。

